

PROGRAMA DE UNIDADE DIDÁTICA – PUD

DISCIPLINA: ORGANIZAÇÃO DE COMPUTADORES

Código:

Carga Horária: 40h

Número de Créditos: 2

Código pré-requisito:

Semestre: S2

Nível: Bacharelado

EMENTA

PARTE A: 1) Organização Estruturada do Computador, 2) Processadores, 3) Memória Primária, 4) Memória Secundária & E/S, 4) Memória Secundária, 5) Nível Lógico Digital

PARTE B: 6) Nível da Microarquitetura, 7) Conjunto de Instruções, 8) Memória Virtual, 9) Computadores Paralelos, 10) Computação em GRID

OBJETIVO

Apresentar a estrutura e organização de computadores, desde sua concepção básica no nível lógico aos níveis de micro e macroarquitetura, destacando os principais conceitos envolvendo os seus componentes básicos (CPU, memória e dispositivos de E/S). A arquitetura do Core i7 é utilizada como referência com o objetivo de melhor ilustrar estes conceitos. Durante todo o curso são realizadas práticas com o microcontrolador 8051 (Parte A) e com o Arduino (Parte B).

PROGRAMA

>>> PARTE A <<<

1. AULA 01: Organização Estruturada do Computador

1.1 Discussão sobre a disciplina e a metodologia “Aula Invertida”

1.2 Conceitos Básicos

- Revisão de Aritmética Computacional
<https://amauroboliveira.files.wordpress.com/2013/03/ponto-flutuante-forouzan.pdf>
- O Modelo de Von Neumann
<http://courses.cs.vt.edu/~csonline/MachineArchitecture/Lessons/CPU/index.html>

1.3 Preparação para a AULA 02:

- PRÁTICA 00, LISTA 01 e SLIDES 02: <https://amauroboliveira.wordpress.com/6-producao-pedagogica/cefet/cursos-superiores/ciencia-da-computacao-para-engenharia/>
- Apresentação do Simulador EdSIM51
<http://www.edsim51.com/>

2. AULA 02: Processadores

2.1 Discussão sobre a Lista 01

2.2 Aula Invertida (Slides 02):

- Organização da CPU, Execução de instrução
- Arquitetura RISC e CISC
- Paralelismo no nível de instrução e do processador

2.3 Recebimento de: Relatório Prática 00 e Lista 01

2.4 Preparação para a AULA 03:

- PRÁTICA 01, LISTA 02 e SLIDES 03: <https://amauroboliveira.wordpress.com/6-producao-pedagogica/cefet/cursos-superiores/ciencia-da-computacao-para-engenharia/>

3. AULA 03: Memória Primária

3.1 Discussão sobre a Lista 02

3.2 Aula Invertida (Slides 03):

- Endereçamento
- Organização de bytes
- Memória Cache

3.3 Recebimento de: Relatório Prática 01 e Lista 02

3.4 Preparação para a AULA 04:

- PRÁTICA 02, LISTA 03 e SLIDES 04: <https://amauroboliveira.wordpress.com/6-producao-pedagogica/cefet/cursos-superiores/ciencia-da-computacao-para-engenharia/>

4. AULA 04: Memória Secundária

4.1 Discussão sobre a Lista 03

4.2 Aula Invertida (Slides 04):

- Hierarquia de memórias
- Discos magnéticos e em estado sólido, RAID

4.3 Recebimento de: Relatório Prática 02 e Lista 03

4.4 Preparação para a AULA 05:

- PRÁTICA 03, LISTA 04 e SLIDES 05: <https://amauroboliveira.wordpress.com/6-producao-pedagogica/cefet/cursos-superiores/ciencia-da-computacao-para-engenharia/>

5. AULA 05: Resolução de Exercícios

5.1 Discussão sobre a Lista 04

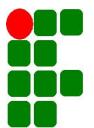
5.2 Aula Invertida (Slides 05):

- Exercícios sobre organização de sistema de computadores

5.3 Recebimento de: Relatório Prática 03 e Lista 04

5.4 Preparação para a AULA 06:

- PRÁTICA 04, LISTA 05 e SLIDES 06: <https://amauroboliveira.wordpress.com/6-producao-pedagogica/cefet/cursos-superiores/ciencia-da-computacao-para-engenharia/>



6. AULA 06: Entrada e Saída

6.1 Discussão sobre a Lista 05

6.2 Aula Invertida (Slides 06):

- Barramentos
- Equipamentos de telecomunicações
- Equipamentos diversos

6.3 Recebimento de: Relatório Prática 04 e Lista 05

6.4 Preparação para a AULA 07:

- **PRÁTICA 05, LISTA 06 e SLIDES 07:** <https://amaurob Oliveira.wordpress.com/6-producao-pedagogica/cefet/cursos-superiores/ciencia-da-computacao-para-engenharia/>

7. AULA 07: Nível Lógico Digital

7.1 Discussão sobre a Lista 06

7.2 Aula Invertida (Slides 07):

- Circuitos lógicos digitais básicos: portas, circuitos combinacionais
- Circuitos de memória: Flip-flops, registradores, chips, etc.

7.3 Recebimento de: Relatório Prática 05 e Lista 06

7.4 Preparação para a AULA 08:

- **PRÁTICA 06, LISTA 07 e SLIDES 08:** <https://amaurob Oliveira.wordpress.com/6-producao-pedagogica/cefet/cursos-superiores/ciencia-da-computacao-para-engenharia/>

8. AULA 08: Exemplo de chips

8.1 Discussão sobre a Lista 07

8.2 Aula Invertida (Slides 08):

- Exemplos de Barramentos
- Estudo do Intel i7

8.3 Recebimento de: Relatório Prática 06 e Lista 07

8.4 Preparação para a AULA 09:

- **PRÁTICA 07, LISTA 08 e SLIDES 09** <https://amaurob Oliveira.wordpress.com/6-producao-pedagogica/cefet/cursos-superiores/ciencia-da-computacao-para-engenharia/>

9. AULA 09: AVALIAÇÃO N1

9.1 Avaliação Escrita N1

9.2 Recebimento de: Relatório Prática 07 e Lista 08

8.4 Preparação para a AULA 10:

- **PRÁTICA 08, LISTA 09, SLIDES 10** <https://amaurob Oliveira.wordpress.com/6-producao-pedagogica/cefet/cursos-superiores/ciencia-da-computacao-para-engenharia/>

10. AULA 10: Resolução da AVALIAÇÃO 01

- 10.1 Resolução da Avaliação Escrita N1
- 10.2 Recebimento de: Relatório Prática 08 e Lista 09
- 10.4 Preparação para a AULA 11:

- **PRÁTICA 09, LISTA 10, SLIDES 11** <https://amauroboliveira.wordpress.com/6-producao-pedagogica/cefet/cursos-superiores/ciencia-da-computacao-para-engenharia/>

>>> PARTE 2 <<<

11. AULA 11: Nível de Microarquitetura

- 11.1 Discussão sobre a Lista 10
- 11.2 Aula Invertida (Slides 11):
 - ISA – Instruction Set Architecture
 - Um exemplo de microarquiteutra
 - A microarquitetura da CPU Core i7
- 11.3 Recebimento de: Relatório Prática 09 e Lista 10
- 11.4 Preparação para a AULA 12:
 - **PRÁTICA 10, LISTA 11 e SLIDES 12** <https://amauroboliveira.wordpress.com/6-producao-pedagogica/cefet/cursos-superiores/ciencia-da-computacao-para-engenharia/>

12. AULA 12: Conjunto de Instruções

- 12.1 Discussão sobre a Lista 11
- 12.2 Aula Invertida (Slides 12):
 - Modelos de memória
 - Registradores e Instruções
 - Nível ISA do Core i7
 - Tipos de dados do Core i7
- 12.3 Recebimento de: Relatório Prática 10 e Lista 11
- 12.4 Preparação para a AULA 13:
 - **PRÁTICA 11, LISTA 12 e SLIDES 13** <https://amauroboliveira.wordpress.com/6-producao-pedagogica/cefet/cursos-superiores/ciencia-da-computacao-para-engenharia/>

13. AULA 13: Endereçamento

- 13.1 Discussão sobre a Lista 12
- 13.2 Aula Invertida (Slides 13):
 - Modos de endereçamento
 - Modos de endereçamento de desvio
 - Endereçamento do Core i7
- 13.3 Recebimento de: Relatório Prática 11 e Lista 12

13.4 Preparação para a AULA 14:

- **PRÁTICA 12, LISTA 13 e SLIDES 14** <https://amaurob Oliveira.wordpress.com/6-producao-pedagogica/cefet/cursos-superiores/ciencia-da-computacao-para-engenharia/>

14. AULA 14: Resolução de Exercícios

14.1 Discussão sobre a Lista 13

14.2 Aula Invertida (Slides 14):

- Exemplos sobre segurança de dados

14.3 Recebimento de: Relatório Prática 12 e Lista 13

14.4 Preparação para a AULA 15:

- **PRÁTICA 13, LISTA 14 e SLIDES 15** <https://amaurob Oliveira.wordpress.com/6-producao-pedagogica/cefet/cursos-superiores/ciencia-da-computacao-para-engenharia/>

15. AULA 15: Memória Virtual

14.2 Discussão sobre a Lista 14

14.2 Aula Invertida (Slides 15):

- Paginação, Segmentação
- Memória Virtual do Core i7

14.3 Recebimento de: Relatório Prática 13 e Lista 14

14.4 Preparação para a AULA 16:

- **PRÁTICA 13, LISTA 14 e SLIDES 15** <https://amaurob Oliveira.wordpress.com/6-producao-pedagogica/cefet/cursos-superiores/ciencia-da-computacao-para-engenharia/>

16. AULA 16: Virtualização do Hardware

16.1 Discussão sobre a Lista 15

16.2 Aula Invertida (Slides 16):

- Conceito de virtualização
- Virtualização do Core i7

16.3 Recebimento de: Relatório Prática 14 e Lista 15

16.4 Preparação para a AULA 17:

- **PRÁTICA 14, LISTA 15 e SLIDES 16:** <https://amaurob Oliveira.wordpress.com/6-producao-pedagogica/cefet/cursos-superiores/ciencia-da-computacao-para-engenharia/>

17. AULA 17: Computadores Paralelos

17.1 Discussão sobre a Lista 16

17.2 Aula Invertida (Slides 17):

- Multithreading no Chip
- Multiprocessadores com um único chip
- Coprocessadores e multiprocessadores

17.3 Recebimento de: Relatório Prática 15 e Lista 16

17.4 Preparação para a AULA 18:

- **PRÁTICA 15, LISTA 16 e SLIDES 17** <https://amaurob Oliveira.wordpress.com/6-producao-pedagogica/cefet/cursos-superiores/ciencia-da-computacao-para-engenharia/>

18. AULA 18: Computação em GRID

18.1 Discussão sobre a Lista 17

18.2 Aula Invertida (Slides 18):

- Multiprocessadores x multicamputadores
- Exemplos de computação em GRID, Cluster

18.3 Recebimento de: Relatório Prática 16 e Lista 17

18.4 Preparação para a AULA 19:

- **PRÁTICA 16, LISTA 17 e SLIDES 18** <https://amaurob Oliveira.wordpress.com/6-producao-pedagogica/cefet/cursos-superiores/ciencia-da-computacao-para-engenharia/>

19 AULA 19: AVALIAÇÃO N2

19.1 Avaliação Escrita N2

19.2 Recebimento de: Relatório Prática 07 e Lista 08

19.3 Preparação para a AULA 20:

- **PRÁTICA 17, LISTA 18, SLIDES 20** <https://amaurob Oliveira.wordpress.com/6-producao-pedagogica/cefet/cursos-superiores/ciencia-da-computacao-para-engenharia/>

20 AULA 20: Resolução da AVALIAÇÃO 01

20.1 Resolução da Avaliação Escrita N1

20.2 Recebimento de: Relatório Prática 08 e Lista 09

Aulas expositivas, leitura e interpretação de textos, atividades práticas no laboratório, resolução de problemas.

AVALIAÇÃO

Cada semestre terá uma avaliação teórica e outra avaliação que leva em consideração a resolução de exercícios e trabalhos solicitados, além das atividades em laboratório

BIBLIOGRAFIA BÁSICA

1. TANENBAUM, Andrew S. **Organização estruturada de computadores**. 5. ed. São Paulo: Prentice-Hall, 2007.
2. STALLINGS, William. **Arquitetura e organização de computadores**: projeto para o desempenho. 5. ed. São Paulo: Prentice-Hall, 2002.
3. MANZANO, André Luiz N. G.; MANZANO, Maria Izabel N. G. **Informática Básica**. 7. ed. rev. e ampl. São Paulo: Editora Érica, 2007.

BIBLIOGRAFIA COMPLEMENTAR

1. WEBER, Raul Fernando. **Fundamentos de arquitetura de computadores**. 3. ed. Porto Alegre: Bookman, 2008.
2. MONTEIRO, Mario A. **Introdução à Organização de Computadores**. 5. ed. Rio de Janeiro: LTC, 2007.

Coordenador do Curso

Setor Pedagógico